

FORMATION OF METAL CONDUCTIVE PATTERN IN SEMICONDUCTOR DEVICE

Patent Number: JP59191356
Publication date: 1984-10-30
Inventor(s): KISHIMOTO SATORU
Applicant(s):: MITSUBISHI DENKI KK
Requested Patent: ☐ JP59191356
Application Number: JP19830066516 19830413
Priority Number(s):
IPC Classification: H01L21/88 ; H01L21/302
EC Classification:
Equivalents:

BEST AVAILABLE COPY

Abstract

PURPOSE: To reduce the length of the forming process and to lessen stains on the surface of a wafer by a method wherein embedding of a hole formed in the semiconductor wafer and plating of a bridge part are simultaneously performed.

CONSTITUTION: Metal electrodes 2-4 and insulating films 5-7 are formed on a semiconductor wafer 1 and, after that, a deep hole 8 is formed. After a photoresist layer 21 was applied, windows 10 and 16 are formed. A metal thin film 22 is coated on the surface of the layer 21. A plating layer 24 is formed using the film 22 as an electrode. The plating layer 24 is covered with a photoresist layer 25 and a plating is performed using a metal layer 24a as an electrode for burying the hole 8 with a metal and, after that, the photoresist layer 21, a photoresist layer 23, the photoresist layer 25 and the part of the film 22 under the layer 23 are removed, thereby forming the titled pattern.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—191356

⑬ Int. Cl.³
H 01 L 21/88
21/302

識別記号

庁内整理番号
6810—5F
8223—5F

⑭ 公開 昭和59年(1984)10月30日

発明の数 1
審査請求 未請求

(全 3 頁)

⑮ 半導体装置における金属導電パターンの形成方法

三菱電機株式会社通信機製作所
内

⑯ 特 願 昭58—66516

⑰ 出 願 人 三菱電機株式会社

⑱ 出 願 昭58(1983)4月13日

東京都千代田区丸の内2丁目2
番3号

⑲ 発 明 者 岸本悟

⑳ 代 理 人 弁理士 大岩増雄 外2名

尼崎市塚口本町8丁目1番1号

明 細 書

1. 発明の名称

半導体装置における金属導電パターンの形成方法

2. 特許請求の範囲

(1) 半導体ウェーハの表面に穿設された穴の内面を覆うとともに上記半導体ウェーハの上記表面に形成された複数の電極をブリッジ状に接続する連続した金属膜を形成し、この金属膜を電極として電気メッキを施して上記金属膜上に所要厚さの金属を付着させて、上記穴の埋込み金属と、これに接続して上記複数の電極をブリッジ接続する金属配線パターンとを同時に形成することを特徴とする半導体装置における金属導電パターンの形成方法。

3. 発明の詳細な説明

〔発明の技術分野〕

この発明は半導体装置における金属導電パターンの形成方法に係り、特に半導体ウェーハに穿設された穴を金属で埋めるとともにこの埋め込み金

属に接続する金属配線パターンを形成する方法の改良に関するものである。

〔従来技術〕

第1図A～Cは上述のような金属導電パターンの従来の形成方法を説明するために、その主要段階における状態を示す断面図である。まず、第1図Aに示すように、半導体ウェーハ(1)の上に写真製版、真空蒸着などの方法を適当に用いて金属電極(2)、(3)、および(4)、並びに絶縁膜(5)、(6)および(7)を形成し、その後、半導体ウェーハ(1)に深い穴(8)をエッチングによつて形成する。次にホトレジスト(9)を塗布し、写真製版技術によつて穴(8)を含む部分に窓10を形成する。次いで、上面(窓10の内面および穴(8)の内面も含む。)に金属を蒸着して金属膜11を形成した後、金属膜11の上にホトレジスト12を塗布し、写真製版技術によつて、前記窓10と同じ位置に窓13を形成する。その後、金属膜11を電極として電気メッキによつて金属14を形成した後、ホトレジスト層(9)、その上の金属膜11の部分およびホトレジスト層12をはく離す

る。このようにして穴(8)部の埋込み金属(4)の形成が終る。

次いで、第1図Bに示すように上面に埋込み金属(4)が十分かくれるような厚さにホトレジスト層(9)を塗布し写真製版技術によつて、金属電極(2)および(3)の上にそれぞれ窓(10)および(11)を形成した後、全上面に窓(10)、(11)の内面をも含めて、金属を蒸着して金属膜(12)を形成し、次いで、金属配線パターン(13)の形成領域を除いて金属膜(12)の上にホトレジスト層(14)を形成し、その後、金属膜(12)を電極として電気メッキによつて金属ブリッジ部(15)を形成し、金属電極(2)と(3)と〔従つて、埋込み金属(4)とも〕を接続する。第1図Bにおいて(14a)で示したのは埋込み金属(4)とその周りの金属膜(12)と金属電極(3)、(4)とを含めたものである。

次いで、ホトレジスト層(14)および(14a)とそれらの間の金属膜(12)とを除去すると、第1図Cに示すように、所望の埋込み金属およびこれに接続する金属配線パターン(14b)が完成する。

ところが、上述の従来の方法では、穴(8)の埋込

みのための金属メッキの厚さは例えば10〜20 μ m程度であり、これに対してブリッジ部(15)のメッキの厚さは4〜6 μ m程度でよい。従つて、これらの電気メッキは別個に行なわれていた。従つて、ホトレジストの写真製版、金属の全面蒸着、電気メッキ、ホトレジスト層および金属膜のはく離をいずれも2回実施する必要がある、工程数が多くなり、更に、表面の凹凸によつてホトレジストの塗布が不均一となり、写真製版が困難な場合、ホトレジスト層のはく離が困難な場合があり、表面の汚損、メッキ部のはく離などの重大な欠陥を生じることがあつた。

〔発明の概要〕

この発明は以上のような点に鑑みてなされたもので、半導体ウエーハの穴の埋込みとブリッジ部分とのメッキを同時に行なうことによつて写真製版、蒸着、メッキ、およびはく離の工程を減少させ従来方法におけるような表面の汚損、メッキ部のはく離のない製品の得られる形成方法を提供するものである。

〔発明の実施例〕

第2図A〜Cはこの発明の一実施例を説明するためにその主要段階における状態を示す断面図である。まず、第2図Aに示すように、半導体ウエーハ(1)に従来例において説明したと同様に、金属電極(2)、(3)および(4)並びに絶縁膜(5)、(6)および(7)を形成した後、深い穴(8)を形成し、次に、その上面にホトレジスト層(9)を塗布した後、穴(8)を含む部分に窓(10)を、金属電極(2)の上に窓(10)を形成する。つづいて、穴(8)の内面、窓(10)、(11)の内面を含めてホトレジスト層(9)の表面に金属薄膜(12)を被着させる。次にメッキを必要とする部分以外をホトレジスト層(14)で被覆した後、金属薄膜(12)を電極としてその上に電気メッキを施して、所要の厚さ(例えば4 μ m)の金属メッキ層(14)を形成する。次に、第2図Bに示すように、穴(8)の部分以外の金属層(24a)の上をホトレジスト層(14)で覆う。ここで、金属層(24a)は金属薄膜(12)と金属メッキ層(14)とを一体化したものである。この状態で金属層(24a)を電極として電気メッキを施して穴(8)内を金属で埋めた

後にホトレジスト層(14)、(14a)および(14b)並びにホトレジスト層(14)の下に金属薄膜(12)の部分除去することによつて、第2図Cに示すように、従来方法で形成したものと同様の所望の形状が得られる。

なお、上記例では半導体ウエーハに設けた穴の埋込み金属とこれに接続する金属配線パターンとを形成する場合を示したが、厚さの異なるメッキ部分を半導体ウエーハに形成する場合に一般に、この発明の思想が適用できる。

〔発明の効果〕

以上説明したように、この発明では、半導体ウエーハの表面に設けた穴の埋込み金属と、同表面に形成された電極間をブリッジ状接続する金属配線パターンとを同時に電気メッキによつて形成するようにしたので、ホトレジスト層の写真製版工程が従来方法に比して約半分になり、時間短縮が可能であるばかりでなく、写真製版に起因する表面の汚れが減少する。また、蒸着工程、はく離工程も従来方法に比して約半分になり、時間短縮が可能であり、はく離工程の減少は表面の汚れの

減少につながる。更に、表面の凹凸が小さくなるので、写真製版が容易となり、性能のよい半導体装置が得られる。

4. 図面の簡単な説明

第1図は金属導電パターンの従来の形成方法を説明するためにその主要段階における状態を示す断面図、第2図はこの発明の一実施例を説明するためにその主要段階における状態を示す断面図である。

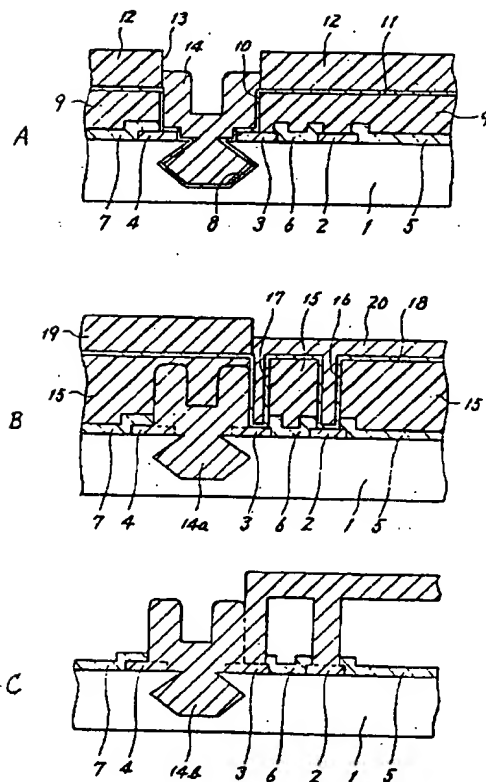
図において、(1)は半導体ウェーハ、(2)、(3)、(4)は電極、(8)は穴、(12)は金属膜、(24)は金属メッキ層である。

なお、図中同一符号は同一または相当部分を示す。

代理人 大 岩 増 雄

BEST AVAILABLE COPY

第1図



第2図

